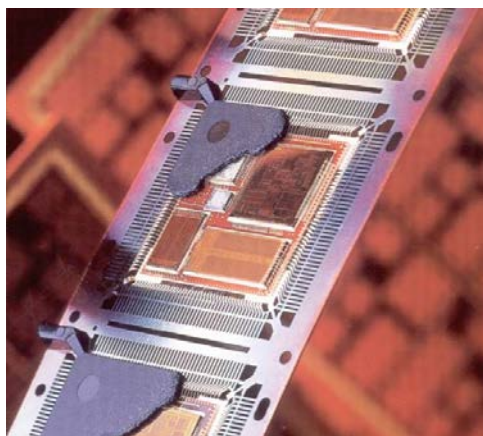


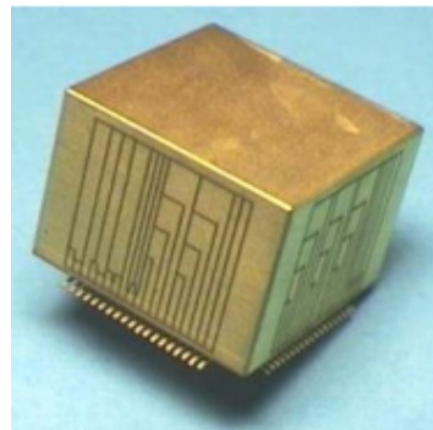
N° 25 MINIATURISATION, MCM ET PACKAGING, EN ELECTRONIQUE ET EN MICRO-ÉLECTRONIQUE



Durée du stage :
28 heures en 4 jours

Nombre maximum de stagiaires
par session = 10

Nombre minimum de stagiaires
par session = 4



Pour les décideurs, responsables d'études, développeurs, chefs de projets, personnel des services R&D et bureaux d'études.

Objectif : apporter un éclairage nouveau sur la notion de packaging des fonctions électroniques, à savoir leur intégration totale prenant en compte des paramètres aussi divers que l'encapsulation, l'assemblage, la réparation, l'évacuation thermique, mais aussi les performances, les dimensions, le coût, l'ergonomie, la fiabilité. Faire un point particulier est fait sur la thermique, l'herméticité, les CEP (composants encapsulés plastiques) et les orientations futures à haute intégration, MCM, CSP, blocs 3D, SIP, MENS, etc...

INTRODUCTION - CONTEXTE

I - PRÉAMBULE

- **Le Packaging d'une fonction, qu'est-ce ?**
 - Pourquoi le packaging ?
 - Niveaux d'application
 - Packaging traditionnel
 - Les nouvelles attentes
- **Grandes options d'intégration**
 - Substrats et MCM
 - Boîtiers et Encapsulation plastique
 - La miniaturisation, du Flip Chip au CSP
- **Évolution de l'électronique, et du Packaging**
 - La nouvelle donne, l'électronique grand public
 - Évolution des performances (vitesse, puissance)
 - Les problèmes pour les secteurs Hi-Tech

II - MATÉRIAUX, NOTIONS DE BASE

- Les Multicouches céramiques
- Les Polymères, qu'est-ce ?
- Les MMC, qu'est-ce ?

III - NÉCESSITÉ DE PROTÉGER LE COMPOSANT ÉLECTRONIQUE

- **Qu'est-ce que le composant électronique, structure ?**
 - Notion de Composant passif
 - Notion de composant actif nu
 - Notion de composant actif encapsulé
- **Les risques encourus**
 - Mécanismes de défaillance des composants actifs
 - Origines des problèmes

IV - HERMÉTICITÉ DES ENCEINTES CLOSES

- Notion d'herméticité et calculs associés
- Limites admissibles et raison
- Notion de gaz résiduel et origine des gaz
- Mesures de fuites
- Loi de Paschen
- Pseudo-Herméticité des CEP
- Notion de Perméabilité
- Mesures de gaz résiduels

V - ÉVACUATION DE LA CHALEUR

- Augmentation de la puissance dissipée en électronique
- Le boîtier, élément de dissipation
- Solutions, Techniques de refroidissement
- Autres solutions, le module Peltier
- Éléments de calculs thermiques
 - La conduction
 - La convection
 - Le rayonnement
- Table de valeurs (C_{TH} et C_{TE})

VI - DISTRIBUTION DE LA PUISSANCE ET DES SIGNAUX, LE SUBSTRAT

- Rôles et types du Substrat d'interconnexion
 - Place dans l'architecture packaging
 - Familles technologiques
- Alimentations et électronique rapide
 - Relations performances / packaging
 - Notions de bruit
 - Capacité de découplage intégrée
- Distribution dense des signaux
 - Problèmes de couplages électromagnétiques et capacitifs
 - Solutions topologiques

VII - LES TECHNIQUES MULTI CHIP MODULES

- Techniques de stratification - Substrats
 - Rappels, couches minces ou épaisses
 - Architecture MCM – Grandes familles : MCM-S, MCM-D, MCM-C et MCM-L
 - Évolution vers le MCP
 - Variantes – MCM-C/D
- Techniques dérivées
 - Couches épaisses haute densité
 - SBU et Microvias : Perçage, Stratification, Finition et Test
 - Impact des CSP
 - Tendances futures
- Techniques d'assemblage et problèmes connexes
 - Assemblage des Puces nues
 - Rendement et problèmes de réparation
 - Test des MCM
 - Design et outils de conception
 - Boîtiers pour MCM
 - Performances et Limitations actuelles
 - Intégration des Passifs
 - Contraintes industrielles
- Techniques d'approvisionnement des puces nues
 - Principes généraux du KGD
 - Pastilles sur porteur permanent
 - Pastilles découpées, nues, testées
 - Wafer-Level Burn-in
 - CSP
 - F KGD
- Acteurs et aspects commerciaux
 - Le Marché des MCM
 - Évaluation du coût des substrats
 - Fournisseurs et Acteurs dans le Monde
 - Analyse globale, segmentarisation
- Applications des MCM
 - Interconnexion et applications BF
 - Applications optoélectroniques

- Applications RF et Hyperfréquences
- Autres applications

VIII - LES BOÎTIERS EN ÉLECTRONIQUE

- Boîtiers hermétiques
 - Familles disponibles
 - Boîtiers verre-métal
 - Boîtiers céramiques
 - Boîtiers à entrées sorties dites surfaciques
 - Mise en œuvre, fermeture.
- Encapsulation plastique, le CEP
 - Principe ; Réalisation ; Matériaux
 - Familles de composants
 - Risques pour le composant
 - Points forts - Points faibles
 - Mise en œuvre des CEP
- Assemblage : cas particulier du BGA
 - Difficultés en conception
 - Brasage des BGA
 - Réparations, rebillage des composants
 - Incidence des défauts sous les BGA, rendement

IX - AUTRES TYPES DE PACKAGING

- FLIP CHIP et Underfill
- TAB
- COB et variantes
- TBGA
- MODULES 3D
- Robustification des ensembles électroniques
 - Attentes
 - Solutions

X - LE PACKAGING DE DEMAIN

- Attentes, solutions
- Package on Package (PoP)
- Wafer Level Package (WLP)
- Through Silicon/Polymer Via (TS/PV)

XII - PACKAGING ET ENVIRONNEMENT

- Évolution des mentalités - La nouvelle donne
- L'impact actuel et l'impact à prévoir
- Organisation future - L'approche nouvelle

XIII - INDUSTRIALISATION - CHOIX D'UNE SOLUTION

- Processus de Développement et de validation
- Facteurs de Compétitivité
- Importance de la phase d'appel d'offre
- Maîtrise des Développements
- Choix technologiques - Processus décisionnel
- Exemples de choix technologiques

XIV - MATÉRIAUX EN ÉLECTRONIQUE

- Applications en électronique
- Matériaux pour substrats, conducteurs, diélectriques, boîtiers
- Les Polymères en électronique
- Matériaux de Hautes performances

CONCLUSION - DISCUSSION

- Évolutions proches
- Évolutions futures

POUR EN SAVOIR PLUS

- Les meilleurs ouvrages sur le sujet
- Glossaire

ANIMATEUR DU STAGE : Monsieur Alexandre VAL – 3D PLUS

Sessions 2012 = du 25 au 28 juin -/ - du 12 au 15 novembre